

REWRITING NUMBER STORING METHOD FOR ELECTRONIC CONTROL UNIT AND NON-VOLATILE MEMORY

Patent number: JP2000045858
Publication date: 2000-02-15
Inventor: KOMORI HIROKAZU; KONDO HARUHIKO
Applicant: DENSO CORP
Classification:
 - international: **G11C16/34; G11C16/06;** (IPC1-7): F02D45/00
 - european: G11C16/34W
Application number: JP19980212584 19980728
Priority number(s): JP19980212584 19980728

Also published as:

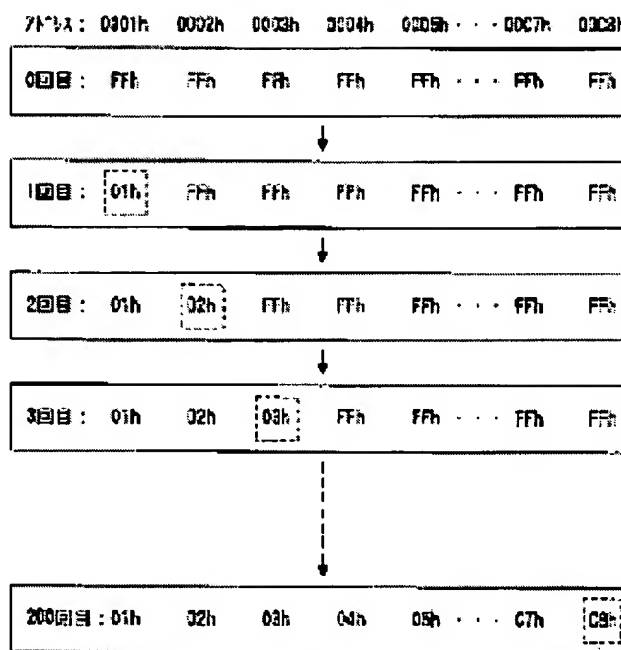


US6046937 (A1)
 DE19935154 (A1)

Report a data error here

Abstract of JP2000045858

PROBLEM TO BE SOLVED: To easily determine the rewiring number of a non-volatile memory, and accurately judge the number even when bit-conversion occurs in a specified storage area, in an electronic control unit in which control program and control data in the non-volatile memory can be re-written, and the rewriting number can be stored in the specified storage area of the non-volatile memory. **SOLUTION:** In an electronic control unit, control programs are stored in a flash memory. In such a unit, a number information storage area for storing rewriting number of the flash memory is set as a plurality of continuous addresses 0001h to 00c8h in the flash memory. In every rewriting of flash memory of this unit, address before writing data is sequentially selected from the top, among the addresses in the number information storage area. Number indicating the rewiring time is written in the address.



Data supplied from the esp@cenet database - Worldwide

(19)日本特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-45858

(P2000-45858A)

(43)公開日 平成12年2月15日 (2000.2.15)

| | | | |
|--------------------------|-------|---------------|-------------------|
| (51)Int.Cl. ⁷ | 識別記号 | FI | テームト* (参考) |
| F 0 2 D 45/00 | 3 7 6 | F 0 2 D 45/00 | 3 7 6 B 3 G 0 8 4 |

審査請求 未請求 請求項の数 8 O L (全 16 頁)

(21)出願番号 特願平10-212584

(22)出願日 平成10年7月28日 (1998.7.28)

(71)出願人 00004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 小森 裕和

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

(72)発明者 近藤 晴彦

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

(74)代理人 100082500

弁理士 足立 勉

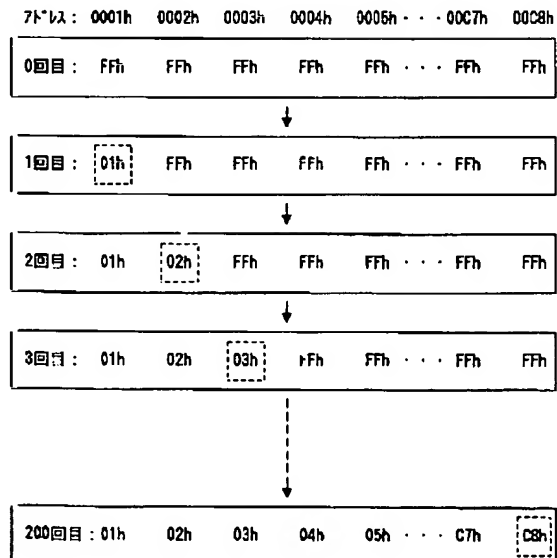
Fターム (参考) 3G084 BA13 BA17 DA04 DA32 EB06
EB07 EB08

(54)【発明の名称】 電子制御装置及び不揮発性メモリの書換回数記憶方法

(57)【要約】

【課題】 不揮発性メモリ内の制御プログラムや制御データを書き換え可能であると共に、その不揮発性メモリの記憶内容の書き換え回数を該不揮発性メモリの特定の記憶領域に記憶させるようにした電子制御装置において、その不揮発性メモリの書き換え回数を容易に判断することができ、しかも、上記特定の記憶領域でビット化けが生じて書き換え回数を正確に判定できるようにする。

【解決手段】 制御プログラム等をフラッシュメモリに記憶した電子制御装置において、フラッシュメモリの書き換え回数を記憶するための回数情報記憶領域が、フラッシュメモリにて連続した複数のアドレス (0001h~00C8h) として設定されており、当該装置は、フラッシュメモリに対する書換処理を行う毎に、回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択し、そのアドレスに書き換え回数を表す数値データを書き込む。



【特許請求の範囲】

【請求項1】 電氣的に記憶内容の消去及び書き込みが可能な読み出し専用の不揮発性メモリを備えると共に、通常時には、前記不揮発性メモリに記憶された制御プログラム及び制御データに従って所定の制御対象を制御し、予め定められた書換条件が成立した場合には、前記不揮発性メモリの記憶内容を外部から送信されて来る新たなデータに書き換える書換処理を行うように構成され、更に、前記書換処理が行われる毎に、前記不揮発性メモリの記憶内容の書き換え回数を特定するための回数情報を、前記不揮発性メモリに設定された回数情報記憶領域に記憶させる回数記憶手段を備えた電子制御装置であって、前記回数情報記憶領域は、前記不揮発性メモリにおいて複数のアドレスに亘る記憶領域として設定されており、前記回数記憶手段は、前記書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを1つ選択して、その選択したアドレスに、前記不揮発性メモリの記憶内容の書き換え回数を表す数値データを、前記回数情報として書き込むように構成されていること、を特徴とする電子制御装置。

【請求項2】 請求項1に記載の電子制御装置において、前記回数情報記憶領域は、前記不揮発性メモリにおいて連続した複数のアドレスに亘る記憶領域として設定されており、前記回数記憶手段は、前記書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、前記書き換え回数を表す数値データを書き込むように構成されていること、を特徴とする電子制御装置。

【請求項3】 電氣的に記憶内容の消去及び書き込みが可能な読み出し専用の不揮発性メモリを備えると共に、通常時には、前記不揮発性メモリに記憶された制御プログラム及び制御データに従って所定の制御対象を制御し、予め定められた書換条件が成立した場合には、前記不揮発性メモリの記憶内容を外部から送信されて来る新たなデータに書き換える書換処理を行うように構成され、更に、前記書換処理が行われる毎に、前記不揮発性メモリの記憶内容の書き換え回数を特定するための回数情報を、前記不揮発性メモリに設定された回数情報記憶領域に記憶させる回数記憶手段を備えた電子制御装置であって、前記回数情報記憶領域は、前記不揮発性メモリにおいて連続した複数のアドレスに亘る記憶領域として設定されており、

前記回数記憶手段は、前記書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、予め定められた一定値を表す数値データを、前記回数情報として書き込むように構成されていること、を特徴とする電子制御装置。

【請求項4】 請求項3に記載の電子制御装置において、前記一定値は0であること、を特徴とする電子制御装置。

【請求項5】 電氣的に記憶内容の消去及び書き込みが可能な読み出し専用の不揮発性メモリを備え、通常時には、前記不揮発性メモリに記憶された制御プログラム及び制御データに従って所定の制御対象を制御し、予め定められた書換条件が成立した場合には、前記不揮発性メモリの記憶内容を外部から送信されて来る新たなデータに書き換える書換処理を行うように構成された電子制御装置に用いられ、前記不揮発性メモリの記憶内容の書き換え回数を特定するための回数情報を、前記不揮発性メモリに設定された回数情報記憶領域に記憶させる不揮発性メモリの書換回数記憶方法であって、前記回数情報記憶領域を、前記不揮発性メモリにおいて複数のアドレスに亘る記憶領域として設定しておき、前記書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを1つ選択して、その選択したアドレスに、前記不揮発性メモリの記憶内容の書き換え回数を表す数値データを、前記回数情報として書き込むこと、を特徴とする不揮発性メモリの書換回数記憶方法。

【請求項6】 請求5に記載の不揮発性メモリの書換回数記憶方法において、前記回数情報記憶領域を、前記不揮発性メモリにおいて連続した複数のアドレスに亘る記憶領域として設定しておき、前記書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、前記書き換え回数を表す数値データを書き込むこと、を特徴とする不揮発性メモリの書換回数記憶方法。

【請求項7】 電氣的に記憶内容の消去及び書き込みが可能な読み出し専用の不揮発性メモリを備え、通常時には、前記不揮発性メモリに記憶された制御プログラム及び制御データに従って所定の制御対象を制御し、予め定められた書換条件が成立した場合には、前記不揮発性メモリの記憶内容を外部から送信されて来る新たなデータに書き換える書換処理を行うように構成された電子制御装置に用いられ、

前記不揮発性メモリの記憶内容の書き換え回数を特定するための回数情報を、前記不揮発性メモリに設定された回数情報記憶領域に記憶させる不揮発性メモリの書換回数記憶方法であって、

前記回数情報記憶領域を、前記不揮発性メモリにおいて連続した複数のアドレスに亘る記憶領域として設定しておき、

前記書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、予め定められた一定値を表す数値データを、前記回数情報として書き込むこと、

を特徴とする不揮発性メモリの書換回数記憶方法。

【請求項8】 請求7に記載の不揮発性メモリの書換回数記憶方法において、

前記一定値は0であること、を特徴とする不揮発性メモリの書換回数記憶方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、所定の制御対象を制御するのに用いる制御プログラムや制御データをオンボード書き換え可能な電子制御装置に関し、特に、制御プログラムや制御データを記憶した不揮発性メモリの記憶内容の書き換え回数を、その不揮発性メモリの特定の記憶領域に記憶するための技術に関する。

【0002】

【従来の技術】従来より、例えば自動車のエンジンやトランスミッション等を制御する電子制御装置として、電気的に記憶内容の消去及び書き込みが可能なフラッシュメモリやEEPROM等の読み出し専用の不揮発性メモリ（以下、書換可能ROMともいう）を備え、その書換可能ROMに記憶された制御プログラムや制御データを、当該装置の完成状態で書き換えることができるようにした所謂オンボード書き換え可能なものが実用化されている。

【0003】即ち、この種の電子制御装置は、通常時には、書換可能ROM内の制御プログラム及び制御データに従ってエンジン等の制御対象を制御するが、別途接続された外部装置としてのメモリ書換装置から書き換え指令を受ける等して、書換条件が成立したと判断すると、自己の動作モードを書換モードに移行させて、書換可能ROMの記憶内容を上記メモリ書換装置から送信されて来る新たなデータに書き換える書換処理を行う。

【0004】そして、このようなオンボード書き換え可能な電子制御装置によれば、市場への供給後に、何等かの原因で動作内容（制御内容）を変更しなければならない事態が起こったとしても、簡単に対応することができる。ところで、フラッシュメモリやEEPROM等の書換可能ROMにおいては、記憶内容の書き換え回数（即ち、記憶内容の消去及び書き込みの回数）に制限があ

る。

【0005】このため、この種の電子制御装置では、書換可能ROMの記憶内容の書き換え回数（以下、書換可能ROMの書き換え回数、或いは単に、書き換え回数ともいう）を、同じ書換可能ROMに設定された回数情報記憶領域に記憶させておくことにより、書換可能ROMの記憶内容の書き換えが、その書換可能ROMの書換保証回数を越えて行われてしまうことを防止するようにしている。

【0006】そして、書換可能ROMの書き換え回数を記憶するための基本的な方法としては、書き換え回数を特定するための回数情報として、書き換え回数を直接表す数値データ（以下、回数値データともいう）を用い、書換可能ROMの記憶内容を書き換えるための書換処理を行う毎に、上記回数情報記憶領域内の回数値データを、1つカウントアップした値のデータに書き換えるというものがある。

【0007】しかしながら、この種の書換可能ROMにおいて、記憶内容を書き換える際には、まず、記憶内容をメモリセルのブロック単位あるいは一括で消去し、その消去した領域に新たなデータを書き込む、といった手順が必要となるため、上記基本的な方法では、書換処理を行う毎に、前もって上記回数情報記憶領域からそれまでの回数値データをRAMに読み込んでおき、少なくとも回数情報記憶領域の記憶内容を消去してから、その同じ領域に、上記RAMに読み込んでおいた回数値データに1を加算した新たな回数値データを書き込む、といった手順が行われることとなる。よって、上記基本的な方法では、書換可能ROMにおける回数情報記憶領域の記憶内容（つまり、それまでの回数値データ）を消去した段階で電子制御装置への電源供給が遮断されてしまうと、回数値データを完全に消失してしまうこととなり、もはや、書換可能ROMの書き換え回数が全く不明になってしまうという大きな問題があった。

【0008】そこで、上記問題を解決するための方法として、この種の書換可能ROMにおいては、データの未書き込み状態では記憶データの全ビットが「1」であり、ビットデータを「1」から「0」にするだけなら消去を行わずに追記することができるという点に着目し、回数情報としてビットデータを用いると共に、書換処理を行う毎に、書換可能ROM内の回数情報記憶領域に「0」のビットを1ビットずつ追加して書き込んでいく、という方法が提案されている。

【0009】

【発明が解決しようとする課題】しかし、上記のような「0」のビットを追記していく方法を用いた場合、回数情報記憶領域内のデータを見ただけでは、書き換え回数を容易に判断することができないという欠点がある。

【0010】つまり、この種の電子制御装置においては、書換可能ROMの記憶内容を書き換える作業者が現

在の書き換え回数を知るために、メモリ書換装置側から電子制御装置へ指令を与えて、電子制御装置に回数情報記憶領域のアドレス及びデータをメモリ書換装置へ送信させ、メモリ書換装置が電子制御装置からのアドレスとその各アドレスに記憶されたデータとを対応させて表示装置や紙面等に表示させる、所謂メモリダンプを行う場合がある。そして、このメモリダンプを行えば、作業者は書換可能ROMの回数情報記憶領域の記憶内容を見ることができるのであるが、「0」のビットを追記していく方法では、表示されたデータから書換可能ROMの書き換え回数を容易に判断することができないのである。

【0011】また、フラッシュメモリやEEPROM等の書換可能ROMにおいては、希ではあるが、ビットデータが「0」から「1」へ、或いは、「1」から「0」へと変化してしまう“ビット化け”が発生する可能性がある。そして、書換処理が行われる毎に「0」のビットを追記していく方法では、図9に示すように、「0」を書き込み済みのビットと「0」を未書き込みのビット（つまり、未だ「1」のビット）との境目付近で、下記①～④の何れかのパターンでビット化けが発生すると、書換可能ROMの書き換え回数を正確に特定することができなくなってしまう。

【0012】①：「0」を書き込み済みのビットと「0」を未書き込みのビットとの境目を成す2つのビット b_n 、 b_{n+1} のうちで、本来ならば「0」を書き込み済みのビット b_n が、「1」に変わってしまった場合。そして、この場合には、書換可能ROMの書き換え回数が実際よりも1回少なく判断されてしまう。

【0013】②：上記境目を成す2つのビット b_n 、 b_{n+1} のうちで、本来ならば「0」を未書き込みのビット b_{n+1} が、「0」に変わってしまった場合。そして、この場合には、書換可能ROMの書き換え回数が実際よりも1回多く判断されてしまう。

【0014】③：上記境目を成す2つのビット b_n 、 b_{n+1} のうちで「0」を書き込み済みのビット b_n の1つ前のビット b_{n-1} が、「1」に変わってしまった場合。そして、この場合には、2つのビット b_n 、 b_{n-1} のうちの何れがビット化けしているのかを特定できず、正確な書き換え回数分からない。

【0015】④：上記境目を成す2つのビット b_n 、 b_{n+1} のうちで「0」を未書き込みのビット b_{n+1} の1つ後のビット b_{n+2} が、「0」に変わってしまった場合。そして、この場合には、2つのビット b_{n+2} 、 b_{n+1} のうちの何れがビット化けしているのかを特定できず、正確な書き換え回数分からない。

【0016】このため、書換処理が行われる毎に「0」のビットを追記していく方法では、作業者がメモリダンプによって書換可能ROMの書き換え回数を調べる場合だけではなく、電子制御装置自身が、書換処理を開始する前に、書換可能ROMの回数情報記憶領域に記憶され

たデータを読み出して、書換可能ROMの書き換え回数が書換保証回数に達したか否かを判定するように構成した場合にも、実際の書き換え回数を正確に判定できない可能性が大きくなる。

【0017】本発明は、こうした問題に鑑みなされたものであり、不揮発性メモリに記憶された制御プログラムや制御データを書き換え可能であると共に、その不揮発性メモリの記憶内容の書き換え回数を該不揮発性メモリの特定の記憶領域に記憶させるようにした電子制御装置において、その不揮発性メモリの記憶内容の書き換え回数を容易に判断することができ、しかも、上記特定の記憶領域でビット化けが生じて書き換え回数をより正確に判定できるようにすることを目的としている。

【0018】

【課題を解決するための手段、及び発明の効果】上記目的を達成するためになされた請求項1に記載の本発明の電子制御装置は、電気的に記憶内容の消去及び書き込みが可能な読み出し専用の不揮発性メモリ（以下、書換可能ROMという）を備えており、通常時には、その書換可能ROMに記憶された制御プログラム及び制御データに従って所定の制御対象を制御するが、予め定められた書換条件が成立した場合には、書換可能ROMの記憶内容を外部から送信されて来る新たなデータに書き換える書換処理を行う。そして、本発明の電子制御装置では、前記書換処理が行われる毎に、回数記憶手段が、書換可能ROMの記憶内容の書き換え回数を特定するための回数情報を、その書換可能ROMに設定された回数情報記憶領域に記憶させる。

【0019】ここで特に、請求項1に記載の電子制御装置において、前記回数情報記憶領域は、書換可能ROMにおいて複数のアドレスに亘る記憶領域として設定されている。そして、回数記憶手段は、書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを1つ選択して、その選択したアドレスに、書換可能ROMの記憶内容の書き換え回数を表す数値データを、前記回数情報として書き込む。

【0020】つまり、請求項1に記載の電子制御装置では、書換可能ROMの記憶内容の書き換え回数を特定するための回数情報を、その書換可能ROMに設定された回数情報記憶領域に記憶させる書換回数記憶方法として、

「回数情報記憶領域を、書換可能ROMにおいて複数のアドレスに亘る記憶領域として設定しておき、書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを1つ選択して、その選択したアドレスに、書換可能ROMの記憶内容の書き換え回数を表す数値データを、前記回数情報として書き込む」という請求項5に記載の不揮発性メモリの書換回数記憶方法を実施している。

【0021】このような請求項1に記載の電子制御装置及び請求項5に記載の書換回数記憶方法では、書換可能

ROMに対する書換処理が行われる毎に、回数情報記憶領域のデータを書き換えるのではなく、その回数情報記憶領域にてデータが未書き込みのアドレスへ、書換可能ROMの書き換え回数を表す数値データを追加して書き込むようにしているため、前述の基本的な方法を用いた場合のように書き換え回数を失ってしまうことがない。

【0022】そして特に、請求項1に記載の電子制御装置及び請求項5に記載の書換回数記憶方法によれば、書換可能ROMの回数情報記憶領域に追記していくデータが、ビットではなく、書き換え回数を直接表す数値データ（回数値データ）そのものであるため、回数情報記憶領域のアドレス及びデータを電子制御装置から外部装置へロードして外部装置側で表示させるメモリダンプを行った場合には、書換可能ROMの書き換え回数を容易に知ることができる。

【0023】即ち、請求項1に記載の電子制御装置及び請求項5に記載の書換回数記憶方法では、書換処理が行われる毎に、回数情報記憶領域のデータ未書き込みのアドレスへ、最初の書換処理の場合には1を表す数値データ、2回目の書換処理の場合には2を表す数値データ、3回目の書換処理の場合には3を表す数値データ、…といった具合に、1ずつ値が増加する数値データが追記されていくため、メモリダンプで表示された各アドレス毎のデータの中から、全ビットが「1」であるデータ（つまり、未書き込みのアドレスのデータ）以外で値が最大のデータを見つければ、そのデータの値がそのまま書換可能ROMの現在の書き換え回数だからである。

【0024】また更に、請求項1に記載の電子制御装置及び請求項5に記載の書換回数記憶方法によれば、万一、回数情報記憶領域におけるデータのビットが、「0」から「1」へ、或いは、「1」から「0」へ、といった具合にビット化けしたとしても、回数情報記憶領域の各アドレスのデータを値が小さいものから順に並べた場合の数値列の連続性により、ビット化けによる異常な数値データを容易に特定したり訂正することができる。よって、回数情報記憶領域でビット化けが生じても、書換可能ROMの書き換え回数をより正確に判定することができるようになる。

【0025】次に、請求項2に記載の電子制御装置では、前述した請求項1の電子制御装置において、回数情報記憶領域が、書換可能ROMにおいて連続した複数のアドレスに亘る記憶領域として設定されている。そして、回数記憶手段は、前記書換処理が行われる毎に、回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、書換可能ROMの書き換え回数を表す数値データを書き込むように構成されている。

【0026】つまり、請求項2に記載の電子制御装置では、「回数情報記憶領域を、書換可能ROMにおいて連続した複数のアドレスに亘る記憶領域として設定してお

き、書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、書換可能ROMの記憶内容の書き換え回数を表す数値データを書き込む」という請求項6に記載の不揮発性メモリの書換回数記憶方法を実施している。

【0027】そして、このような請求項2に記載の電子制御装置及び請求項6に記載の書換回数記憶方法では、回数情報記憶領域の先頭アドレスには1を表す数値データが書き込まれ、先頭から2番目のアドレスには2を表す数値データが書き込まれ、先頭から3番目のアドレスには3を表す数値データが書き込まれる、といった具合に、回数情報記憶領域の各アドレスには、そのアドレス値に対応した値の数値データが書き込まれることとなる。よって、回数情報記憶領域のデータにビット化けが生じた場合に、そのビット化けによる異常な数値データを一層容易に特定して訂正することができる。

【0028】つまり、回数情報記憶領域のアドレスによって、書き込まれるべき数値データが規定されるため、回数情報記憶領域の各アドレスのデータのうち、全ビットが「1」であるデータ以外で、アドレス値に対応しない数値データがある場合には、その数値データにビット化けが生じているものと特定することができる。そして、その異常な数値データのアドレス値から、真の数値データを容易に知ることができるからである。

【0029】従って、請求項2に記載の電子制御装置及び請求項6に記載の書換回数記憶方法によれば、仮に回数情報記憶領域において複数ビット同時にビット化けが生じたとしても、書換可能ROMの書き換え回数を非常に高い確率で正確に判定できるようになる。

【0030】尚、請求項1、2に記載の電子制御装置と請求項5、6に記載の書換回数記憶方法において、書換可能ROMの1アドレス当たりのデータビット数がNである場合に、書換可能ROMの書き換え回数を最大でも「 $2^{(N-1)} - 2$ 」回までしかカウントしないように設定すれば、回数情報記憶領域に故意に書き込まれた書き換え回数を表す本来の数値データと、全ビットが「1」であるデータに1ビットのビット化けが生じたデータとを、確実に区別することができ、延いては、ビット化けが生じた場合の書き換え回数の判定精度を更に向上させることができる。

【0031】例えば、1アドレス当たりのデータが8ビット（ $N=8$ ）であるとする、全ビットが「1」である未書き込みのアドレスのデータ（16進数表示でFF）は、その最上位ビットが「0」にビット化けした場合に最小値の127となる。そして、このような場合でも、書き換え回数を126（ $=2^{(8-1)} - 2$ ）回以下までしかカウントしないのであれば、回数情報記憶領域に故意に書き込まれた書き換え回数を表す本来の数値データと、全ビットが「1」であるデータに1ビットのデー

タ化けが生じたデータとを確実に区別して、ビット化けに対する書き換え回数の判定精度を向上させることができる。

【0032】一方、請求項3に記載の本発明の電子制御装置は、請求項1、2に記載の電子制御装置と同様に、通常時には、書換可能ROMに記憶された制御プログラム及び制御データに従って所定の制御対象を制御し、予め定められた書換条件が成立した場合には、書換可能ROMの記憶内容を外部から送信されて来る新たなデータに書き換える書換処理を行う。そして、この電子制御装置においても、前記書換処理が行われる毎に、回数記憶手段が、書換可能ROMの記憶内容の書き換え回数を特定するための回数情報を、その書換可能ROMに設定された回数情報記憶領域に記憶させる。

【0033】ここで、この請求項3に記載の電子制御装置においては、請求項2に記載の電子制御装置と同様に、回数情報記憶領域が、書換可能ROMにおいて連続した複数のアドレスに亘る記憶領域として設定されており、回数記憶手段は、書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択するが、特に、回数記憶手段は、その選択したアドレスに、書き換え回数を表す数値データではなく、予め定められた一定値を表す数値データを前記回数情報として書き込む。

【0034】つまり、請求項3に記載の電子制御装置では、書換可能ROMの記憶内容の書き換え回数を特定するための回数情報を、その書換可能ROMに設定された回数情報記憶領域に記憶させる書換回数記憶方法として、「回数情報記憶領域を、書換可能ROMにおいて連続した複数のアドレスに亘る記憶領域として設定しておく、書換処理が行われる毎に、前記回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、予め定められた一定値を表す数値データを、前記回数情報として書き込む」という請求項7に記載の不揮発性メモリの書換回数記憶方法を実施している。

【0035】このような請求項3に記載の電子制御装置及び請求項7に記載の書換回数記憶方法によれば、書換処理が行われる毎に、一定値を表す数値データが回数情報記憶領域の先頭アドレスから順に追記されていくため、回数情報記憶領域のアドレス及びデータを電子制御装置から外部装置へロードして外部装置側で表示させるメモリダンプを行った場合には、表示された各アドレス毎のデータの中から、全ビットが「1」であるデータ（未書き込みのアドレスのデータ）を先頭アドレスから順に探し、全ビットが「1」である最初のデータのアドレス値から先頭のアドレス値を引くだけで、書換可能ROMの現在の書き換え回数を知ることができる。尚、このような手順は、電子制御装置自身が、回数情報記憶領域に記憶されたデータを読み出して、書換可能ROMの

書き換え回数を判定する場合も、同様である。

【0036】そして更に、請求項3に記載の電子制御装置及び請求項7に記載の書換回数記憶方法によれば、正常時には、回数情報記憶領域の各アドレスのデータ値が、上記一定値と、全ビットが「1」のデータ値との、何れか一方になるため、万一、回数情報記憶領域におけるデータのビットがビット化けしたとしても、そのビット化けが生じているデータが、一定値の数値データからビット化けしたものか、或いは、全ビットが「1」であるデータからビット化けしたものかを、容易に判別することができる。このため、回数情報記憶領域でビット化けが生じて、書換可能ROMの書き換え回数を誤って判定することを防止することができる。

【0037】特に、請求項4及び請求項8に記載のように、上記一定値として0を用いれば、その一定値を表す数値データは全ビットが「0」であるデータとなるため、回数情報記憶領域でビット化けが生じた場合に、元のデータが一定値の数値データか全ビットが「1」のデータかを、より確実に判別できるようになり、非常に効果的である。例えば、「1」のビットの数が所定数以上であれば、元のデータが未書き込みのアドレスのデータであると判断することができ、そうでなければ、元のデータが一定値（0）を表す数値データであると判断することができる。

【0038】

【発明の実施の形態】以下、本発明の一実施形態について、図面を用いて説明する。まず図1は、車両（自動車）に搭載されて内燃機関型エンジンの制御を行う、第1実施形態の電子制御装置（以下、ECUという）2の構成を表すブロック図である。

【0039】図1に示すように、ECU2は、エンジンの運転状態を検出する様々なセンサ4からの信号を入力して波形処理する入力処理回路6と、入力処理回路6からのセンサ信号等に基づき、エンジンを制御するための様々な処理を行うマイクロコンピュータ（以下、マイコンという）8と、マイコン8からの制御信号に応じて、エンジンに取付けられた燃料噴射装置（インジェクタ）や点火装置（イグナイタ）等のアクチュエータ10を駆動する出力回路12と、外部装置としてのメモリ書換装置14との間でシリアルデータ通信を行うための通信回路16と、車両のイグニッションスイッチ17のオンに伴い供給されるバッテリーBTからの電源を受けて、マイコン8を始めとする当該ECU2内の各部に動作用の電源電圧（例えば5V）を供給する電源回路18とを備えている。

【0040】尚、電源回路18は、イグニッションスイッチ17がオンされて上記電源電圧の供給を開始してから、その電源電圧が安定すると見なされる所定時間だけマイコン8へリセット信号を出力する、所謂パワーオンリセット機能を有している。そして、マイコン8には、

プログラムに従い動作する周知のCPU（中央演算処理装置）20と、CPU20を動作させるのに必要なプログラム（詳しくは、そのプログラムを構成するデータ）やそのプログラムの実行時に参照されるデータを記憶する不揮発性のフラッシュメモリ22及びマスクROM24と、CPU20による演算結果等を一時的に記憶するための揮発性のRAM26と、入力処理回路6、出力回路12、及び通信回路16との間で信号やデータをやり取りするためのI/O28と、各種レジスタ（図示省略）とが備えられている。

【0041】ここで、フラッシュメモリ22は、電氣的に記憶内容の消去及び書き込みが可能な読み出し専用の不揮発性メモリ（書換可能ROM）であり、本実施形態では、その1アドレスあたりに8ビットのデータが記憶されるようになっている。そして、このフラッシュメモリ22には、エンジンを制御するためのプログラム（以下、エンジン制御プログラムという）と、そのエンジン制御プログラムの実行時に参照されるエンジン制御用の制御データとが記憶されている。

【0042】また特に、本実施形態では、図2の最上段に示すように、フラッシュメモリ22の0001h番地から00C8h番地までの連続する200個のアドレスが、当該フラッシュメモリ22の記憶内容（つまり、エンジン制御プログラム及び制御データ）の書き換え回数を記憶するための回数情報記憶領域として設定されており、この回数情報記憶領域は、データの書き換えが禁止されている。そして、その回数情報記憶領域以外の記憶領域に、エンジン制御プログラムと制御データとが記憶されている。

【0043】尚、本明細書において、上記0001hや00C8hのように、最後に“h”が付された0から9までの数字及びAからFまでのアルファベットの並びは、16進数表示の数値を表している。また、ECU2が製造される前の段階において、フラッシュメモリ22にはデータが全く書き込まれておらず、各アドレスのデータ値は、全ビットが「1」であるFFh（10進数表示で255）となっている。そして、フラッシュメモリ22の回数情報記憶領域以外の記憶領域には、ECU2の製造工程においてマイコン8がECU2へ実装されてから、該当するエンジン制御プログラム及び制御データが書き込まれるが、ここでは、エンジン制御プログラム及び制御データが既に書き込まれているものとする。

【0044】これに対して、マスクROM24は、記憶内容の書き換えが不可能な読み出し専用の不揮発性メモリである。そして、このマスクROM24には、マイコン8のリセット解除直後に実行されるブートプログラムが予め記憶されている。一方、当該ECU2には、フラッシュメモリ22に書き込まれているエンジン制御プログラムや制御データを新たな内容に書き換える際に、メモリ書換装置14が接続される。そして、図1に示す

うに、ECU2とメモリ書換装置14との接続は、両者の接続用コネクタ30が嵌合されて、互いの通信ライン32が信号的に接続されることにより行われる。即ち、接続用コネクタ30が嵌合されると、ECU2のマイコン8は、通信回路16及び通信ライン32を介して、メモリ書換装置14とシリアルデータ通信可能になる。

【0045】このようなECU2において、マイコン8は、リセットが解除されて初期状態から動作を開始すると、最初にマスクROM24内のブートプログラムを実行する。そして、メモリ書換装置14が接続されていない通常時には、そのブートプログラムにてフラッシュメモリ22内のエンジン制御プログラムをコールして、エンジンを制御するためのエンジン制御処理を行う。

【0046】また、マイコン8は、ブートプログラムの実行時や、エンジン制御処理を行っている最中に、後述する書換条件が成立していると判断すると、メモリ書換装置14から送信されて来る書換プログラムを受信してRAM26へロード（転送）する。そして、その書換プログラムをRAM26上で実行することにより、フラッシュメモリ22内のエンジン制御プログラム及び制御データの一部又は全部をメモリ書換装置14から送信されて来る新たなデータ（即ち、新たなエンジン制御プログラムを構成するデータや新たな制御データ）に書き換えるための書換処理を行う。

【0047】そこで次に、ECU2のマイコン8で実行される処理について、図3～図5のフローチャートを用いて説明する。まず、図3は、マイコン8で実行される処理の全体を表すフローチャートであり、そのステップ（以下、単に「S」と記す）100～S120、S150、及びS160の処理が、マスクROM24内のブートプログラムによって実行される。そして、S130及びS140の処理が、フラッシュメモリ22内のエンジン制御プログラムによって実行され、S165～S190の処理が、メモリ書換装置14から送信されてRAM26へロードされる書換プログラムによって実行される。

【0048】図3に示すように、マイコン8は、イグニッションスイッチ17のオンに伴い初期状態（リセット状態）から動作を開始すると、マスクROM24内のブートプログラムの実行を開始し、まずS110にて、フラッシュメモリ22の記憶内容を書き換えるべき書換条件が成立したか否かを判定する。尚、本実施形態では、当該ECU2に通信ライン32を介して接続されたメモリ書換装置14がフラッシュメモリ22の書き換えを指令する書換コマンドを送信し、その書換コマンドをマイコン8が受信割込処理等によって検知した場合に、書換条件が成立したと判定する。

【0049】そして、上記S110で書換条件が成立していないと判定した場合には（S110：NO）、通常のエンジン制御モードであると判断して、S120に進

み、このS120にて、フラッシュメモリ22内のエンジン制御プログラムの開始アドレスへジャンプする。

【0050】すると、その後は、フラッシュメモリ22内のエンジン制御プログラムが実行されて、S130及びS140の処理が行われる。即ち、まずS130にて、エンジンを制御するためのエンジン制御処理が行われる。尚、このエンジン制御処理は、入力処理回路6からの各種センサ信号とフラッシュメモリ22内の制御データとに基づき、エンジンに対する最適な燃料噴射量や点火時期等を演算し、その演算結果に応じて、燃料噴射装置や点火装置等のアクチュエータ10を駆動するための制御信号を出力回路12に出力する、といった手順で実行される。

【0051】そして、このエンジン制御処理が繰り返して実行されることで、エンジンの運転が可能となるが、エンジン制御処理の実行を一通り終了すると、次にエンジン制御処理を繰り返す前に、S140にて、前述したS110の場合と同様に書換条件が成立したか否かを判定する。そして、書換条件が成立していなければ(S140:NO)、S130に戻ってエンジン制御処理を実行する。

【0052】よって、エンジン制御処理(S130)が繰り返される毎に、書換条件の成立/非成立がチェックされ(S140)、書換条件が成立していなければ、直ちに、エンジン制御処理(S130)を繰り返すこととなる。一方、ブートプログラムのS110或いはエンジン制御プログラムのS140で書換条件が成立していると判定した場合には(S110:YES或いはS140:YES)、フラッシュメモリ22の記憶内容を書き換える書換モードであると判断して、ブートプログラムのS150に移行する。そして、このS150にて、メモリ書換装置14からの書換プログラムを、RAM26へロードする。

【0053】つまり、メモリ書換装置14は、所定の操作が行われると、前述した書換コマンドを送信した後、ECU2へ書換プログラムを送信するように構成されている。そこで、ECU2のマイコン8は、S150の処理により、メモリ書換装置14からの書換プログラムを受信して、RAM26に格納するのである。

【0054】そして、S150の処理によって書換プログラムのRAM26へのロードが終了すると、次のS160に進んで、RAM26へロードした書換プログラムの開始アドレスへジャンプする。すると、マイコン8は、上記書換プログラムをRAM26上で実行することとなり、これによりS165~S190の処理が行われる。

【0055】即ち、まずS165にて、メモリ書換装置14から所定時間以内にメモリダンプ要求が送信されて来たか否かを判定し、メモリダンプ要求が送信されて来た場合には(S165:YES)、S167に進んで、

フラッシュメモリ22の回数情報記憶領域のアドレス及びデータをメモリ書換装置14へ送信する。すると、メモリ書換装置14は、当該ECU2からのアドレスとその各アドレスのデータとを対応させて表記した所謂ダンプリストを、CRT等の表示装置に表示させることとなる。

【0056】そして、上記S167の処理を行うか、或いは、S165でメモリダンプ要求が送信されて来なかったと判定した場合には(S165:NO)、S170に進んで、フラッシュメモリ22の回数情報記憶領域に記憶されたデータから該フラッシュメモリ22の記憶内容の書き換え回数を取得する書換回数読み出し処理を実行する。尚、この書換回数読み出し処理の詳細内容については、図5を用いて後述する。

【0057】次に、続くS175にて、S170の書換回数読み出し処理で取得したフラッシュメモリ22の書き換え回数が、予め定められた所定値以下であるか否かを判定する。尚、上記所定値は、基本的には、フラッシュメモリ22の書換保証回数(即ち、消去及び書き込みの保証回数)と同じ値に設定しておけば良いが、本実施形態では、余裕を持たせることと回数情報記憶領域のアドレス数とを考慮して、フラッシュメモリ22の実際の書換保証回数よりも小さい値(例えば100)に設定されている。

【0058】ここで、上記S175にて、フラッシュメモリ22の書き換え回数が所定値以下ではないと肯定判定した場合には(S175:NO)、S177に進み、フラッシュメモリ22の書き換え回数が所定値をオーバーしていることを示す報知信号をメモリ書換装置14へ送信する、報知処理を行う。そして、その後、全ての処理を終了する。尚、メモリ書換装置14は、上記S177で送信された報知信号を受信すると、フラッシュメモリ22の記憶内容を書き換えることができない旨を示すメッセージを表示装置に表示させると共に、ECU2との通信を停止する。

【0059】これに対し、上記S175にて、フラッシュメモリ22の書き換え回数が所定値以下であると判定した場合には(S175:YES)、フラッシュメモリ22の書き換えが可能であると判断して、S180に移行する。そして、このS180にて、フラッシュメモリ22の回数情報記憶領域に該フラッシュメモリ22の最新の書き換え回数を記憶させる後述の書換回数カウント処理(図4)を実行し、更に続くS190にて、フラッシュメモリ22の記憶内容をメモリ書換装置14から送信されて来る新たなデータ(詳しくは、新たなエンジン制御プログラムを構成するデータや新たな制御データ)に書き換える書換処理を行う。

【0060】尚、S190の書換処理は、次の[1]~[3]のような手順で行われる。

[1] まず、メモリ書換装置14から送信されて来る消

去要求に従って、フラッシュメモリ22の記憶領域のうちでデータを書き換える対象の記憶領域から、旧来のデータを消去する。

【0061】[2]次に、メモリ書換装置14から送信されて来る新たなデータを受信して、その受信したデータを、上記[1]の手順で旧来のデータを消去したフラッシュメモリ22の記憶領域に書き込む。

[3]最後に、上記[2]の手順でフラッシュメモリ22に書き込んだデータを読み出して、そのデータと、メモリ書換装置14から受信したデータとが一致しているか否かを検査するペリファイチェックを行う。そして、そのペリファイチェックの結果をメモリ書換装置14へ送信した後、全ての処理を終了する。

【0062】ここで、このような書換処理の直前毎に実行されるS180の書換回数カウント処理では、図4に示すように、まずS210にて、当該マイコン8内の第1レジスタmにフラッシュメモリ22の回数情報記憶領域の先頭アドレスを代入する。

【0063】次に、続くS220にて、フラッシュメモリ22の回数情報記憶領域から、第1レジスタmの値と一致するアドレス（以下、アドレスmという）のデータをRAM26へ読み出し、そのアドレスmのデータがFFhであるか否かを判定する。

【0064】そして、上記S220にてアドレスmのデータがFFhであると判定した場合には（S220：YES）、回数情報記憶領域の先頭アドレスに未だデータが書き込まれていないということであり、この場合には、S230に進んで、当該マイコン8内の第2レジスタnに1（＝01h）を代入する。そして更に、続くS240にて、回数情報記憶領域のアドレスm（第1レジスタmの値と一致するアドレス）に、第2レジスタnの値を書き込み、その後、当該書換回数カウント処理を終了する。よって、回数情報記憶領域の先頭アドレスに未だデータが書き込まれていなかった場合には、その先頭アドレスに1を表す01hが書き込まれることとなる。

【0065】一方、上記S220にてアドレスmのデータがFFhではないと判定した場合には（S220：NO）、S250に移行して、第1レジスタmの値を1インクリメントする。次に、続くS260にて、S220と同様に、回数情報記憶領域からアドレスmのデータをRAM26へ読み出して、そのアドレスmのデータがFFhであるか否かを判定する。

【0066】そして、上記S260にてアドレスmのデータがFFhではないと判定した場合には（S260：NO）、S250に戻る。これに対し、上記S260にてアドレスmのデータがFFhであると判定した場合には（S260：YES）、S270に進んで、回数情報記憶領域から、第1レジスタmの値よりも1だけ小さい値と一致するアドレス（即ち、アドレスmの1つ前のアドレスであって、以下、アドレス（m-1）という）の

データをRAM26へ読み出し、そのアドレス（m-1）のデータ値に1を加算した値（＝アドレス（m-1）のデータ値+1）を、第2レジスタnに代入する。そして、その後、前述したS240の処理を行ってから、当該書換回数カウント処理を終了する。

【0067】つまり、この書換回数カウント処理では、回数情報記憶領域のアドレスのうちで、記憶されているデータがFFhであるデータ未書き込みのアドレスを、先頭のアドレスから順に探索している（S210、S220、S250、S260）。そして、先頭アドレスのデータがFFhであったならば（S220：YES）、その先頭アドレスへ1を表す数値データを書き込み（S230及びS240）、また、先頭アドレスのデータが既にFFhでなかった場合には（S220：NO）、データがFFhであると探索したアドレスへ、そのアドレスの1つ前のアドレスに記憶されているデータよりも1だけ大きい値の数値データを書き込むようにしている（S270及びS240）。

【0068】このため、本実施形態のECU2では、図3のS190の書換処理が行われる毎に、回数情報記憶領域のアドレスのうちでデータ未書き込みのアドレスが先頭のアドレスから順に1つ選択され、その選択されたアドレスに、フラッシュメモリ22の書き換え回数を直接表す数値データが書き込まれることとなる。

【0069】即ち、図2に示すように、書換処理が1回目に行われる場合には、回数情報記憶領域の先頭アドレス（0001h）に1を表す数値データ（01h）が書き込まれ、書換処理が2回目に行われる場合には、回数情報記憶領域の先頭から2番目のアドレス（0002h）に2を表す数値データ（02h）が書き込まれ、書換処理が3回目に行われる場合には、回数情報記憶領域の先頭から3番目のアドレス（0003h）に3を表す数値データ（03h）が書き込まれる、といった具合に、回数情報記憶領域の各アドレスには、書換処理が行われる毎に且つ先頭アドレスから順に、そのアドレス値に対応した値の数値データであってフラッシュメモリ22の書き換え回数を直接表す数値データが、追加して書き込まれていくこととなる。よって、例えば、3回目の書換処理が行われた後においては、回数情報記憶領域の各アドレスのデータが、先頭アドレスから順に、01h、02h、03h、FFh、FFh、…といった状態となり、最初のFFhの1つ前のデータ（つまり、FFh以外のデータの最大値）である03hが、フラッシュメモリ22の現在の書き換え回数をそのまま表すこととなる。

【0070】尚、本第1実施形態では、図4の書換回数カウント処理が、請求項1、2に記載の回数記憶手段としての処理に相当している。また、図4のS270において、第2レジスタnへは、{第1レジスタmの値-（回数情報記憶領域の先頭アドレスのアドレス値-

1) } を代入するようにしても良い。そして、このようにすれば、既に書き込んだ数値データにビット化けが生じていても、それが後に書き込む数値データに影響しない、という利点がある。

【0071】一方、こうした図4の書換回数カウント処理によって回数情報記憶領域に記憶されるデータからフラッシュメモリ22の書き換え回数を取得するために図3のS170で実行される書換回数読み出し処理は、図5に示す手順で行われる。即ち、書換回数読み出し処理では、まずS310にて、当該マイコン8内の第1レジスタmにフラッシュメモリ22の回数情報記憶領域の先頭アドレスを代入する。

【0072】次に、続くS320にて、フラッシュメモリ22の回数情報記憶領域から、アドレスm(第1レジスタmの値と一致するアドレス)のデータをRAM26へ読み出し、そのアドレスmのデータがFFhであるか否かを判定する。ここで、上記S320にてアドレスmのデータがFFhであると判定した場合には(S320: YES)、回数情報記憶領域の先頭アドレスに未だデータが書き込まれておらず、書換処理が一度も行われていないということである。よって、この場合には、S330に進んで、当該マイコン8内の第2レジスタnに、フラッシュメモリ22の書き換え回数として0(=00h)を代入し、その後、当該書換回数読み出し処理を終了する。

【0073】尚、前述した図3のS175では、当該書換回数読み出し処理によって第2レジスタnに代入された値を、フラッシュメモリ22の書き換え回数として用い、その第2レジスタnの値が所定値以下であるか否かを判定する。一方、上記S320にてアドレスmのデータがFFhではないと判定した場合には(S320: NO)、S340に移行して、第1レジスタmの値を1インクリメントする。そして、続くS350にて、S320と同様に、回数情報記憶領域からアドレスmのデータをRAM26へ読み出して、そのアドレスmのデータがFFhであるか否かを判定し、アドレスmのデータがFFhでなければ(S350: NO)、S340に戻る。

【0074】これに対し、上記S350にてアドレスmのデータがFFhであると判定した場合には(S350: YES)、S360に進んで、回数情報記憶領域からアドレス(m-1)のデータをRAM26へ読み出し、その読み出したアドレス(m-1)のデータに対して「データ異常判定及び修復処理」を行う。

【0075】ここで、「データ異常判定及び修復処理」は、アドレス(m-1)のデータにビット化けが生じているか否かを判定すると共に、ビット化けが生じている場合には、そのデータを正常なデータに修復するための処理である。そして、この「データ異常判定及び修復処理」は、まず、アドレス(m-1)のデータ値が、

{ (第1レジスタmの値-1) - (回数情報記憶領域の

先頭アドレスのアドレス値-1) } と等しいか否かを判定し、等しければ、アドレス(m-1)のデータは正常と判断するが、そうでなければ、アドレス(m-1)のデータにビット化けが生じていると判断して、RAM26に読み出したアドレス(m-1)のデータ値を、{ (第1レジスタmの値-1) - (回数情報記憶領域の先頭アドレスのアドレス値-1) } に置き換える、といった手順で実行される。

【0076】そして、続くS370にて、当該マイコン8内の第2レジスタnに、フラッシュメモリ22の書き換え回数として、上記「データ異常判定及び修復処理」を行った後のアドレス(m-1)のデータ値を代入し、その後、当該書換回数読み出し処理を終了する。

【0077】つまり、この書換回数読み出し処理では、回数情報記憶領域のアドレスのうちで、記憶されているデータがFFhであるデータ未書き込みのアドレスを、先頭のアドレスから順に探索し(S310, S320, S340, S350)、もし、先頭アドレスのデータがFFhであったならば(S320: YES)、第2レジスタnに、フラッシュメモリ22の書き換え回数として0(=00h)を代入するようにしている(S330)。また、先頭アドレスのデータがFFhでなかった場合には(S320: NO)、基本的には、データがFFhであると探索したアドレスの1つ前のアドレスのデータ値を、フラッシュメモリ22の書き換え回数として第2レジスタnへ代入するが(S370)、万一、データがFFhであると探索したアドレスの1つ前のアドレスのデータ値が、そのアドレス値から[回数情報記憶領域の先頭アドレスのアドレス値-1]を引いた値である正常値でなければ、ビット化けが生じていると判断して、第2レジスタnへ代入する値を、上記正常値に置き換えるようにしている(S360)。

【0078】よって、例えば、図3のS190の書換処理が過去に3回行われている場合には、基本的には、回数情報記憶領域の0003h番地のデータ値が、フラッシュメモリ22の書き換え回数として第2レジスタnへ代入されるが、もし、その0003h番地のデータ値が、正常値である03h(={0003h-(0001h-1)})でなければ、第2レジスタnへ、0003h番地の異常なデータ値に代えて、03hが代入されることとなる。

【0079】以上詳述したように本第1実施形態のECU2では、回数情報記憶領域が、フラッシュメモリ22において連続した200個のアドレスに亘る記憶領域として設定されている。そして、フラッシュメモリ22に対する書換処理が行われる毎に、回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、フラッシュメモリ22の書き換え回数を直接表す

数値データを書き込むようにしている。

【0080】よって、前述した従来の基本的な方法を用いた場合のように、電源供給の遮断によって書き換え回数を失ってしまう虞がない。そして特に、本第1実施形態のECU2によれば、フラッシュメモリ22の回数情報記憶領域に追加して書き込んでいくデータが、ビットではなく、書き換え回数を表す数値データ（回数値データ）そのものであるため、当該ECU2が図3のS167の処理によって回数情報記憶領域のアドレス及びデータをメモリ書換装置14へ送信し、メモリ書換装置14が回数情報記憶領域のダンプリストを表示装置に表示させた際において、フラッシュメモリ22の記憶内容を書き換える作業者は、フラッシュメモリ22の現在の書き換え回数を容易に知ることができる。

【0081】例えば、図6は、フラッシュメモリ22のFF38h番地からFFFFh番地までの200個のアドレスが回数情報記憶領域として設定されていると共に、書き換え回数を50回までカウントしている時点でのダンプリストを例示している。そして、作業者は、このようなダンプリストにおける各アドレス毎のデータの中から、FFhではないデータの最大値（この例の場合、FF69h番地の32h（=50））を瞬時に認識して、フラッシュメモリ22の現在の書き換え回数が50回であることを極めて容易に知ることができる。

【0082】また更に、本第1実施形態のECU2において、回数情報記憶領域の各アドレスには、書換処理が行われる毎に且つ先頭アドレスから順に、そのアドレス値に対応した値の数値データであってフラッシュメモリ22の書き換え回数を直接表す数値データが、書き込まれていくこととなる。

【0083】よって、回数情報記憶領域におけるデータのビットが、「0」から「1」へ、或いは、「1」から「0」へ、といった具合にビット化けしたとしても、そのビット化けによる異常な数値データを容易に特定して訂正することができ、その結果、回数情報記憶領域でビット化けが生じても、フラッシュメモリ22の書き換え回数を非常に高い確率で正確に判定することができるようになる。

【0084】つまり、回数情報記憶領域の各アドレスには、そのアドレス値から[回数情報記憶領域の先頭アドレスのアドレス値-1]を引いた値が書き込まれるはずであるため、回数情報記憶領域の各アドレスのデータのうち、全ビットが「1」であるFFh以外で、アドレス値に対応しない数値データがある場合には、その数値データにビット化けが生じているものと特定することができ、更に、その異常な数値データのアドレス値から、正常な数値データを容易に知ることができるからである。そして、前述した図5のS360で実行される「データ異常判定及び修復処理」は、まさにこの考えに基づいて行われている。

【0085】尚、上記第1実施形態において、メモリ書換装置14が、ECU2から送信された回数情報記憶領域のアドレス及びデータをダンプリストとして表示装置に表示させる際に、アドレス値に対応しないFFh以外の数値データを、正常なデータ（即ち、その数値データのアドレス値から[回数情報記憶領域の先頭アドレスのアドレス値-1]を引いた値のデータ）に修正して表示するように構成することもできる。

【0086】また、上記第1実施形態のECU2では、図3のS175の判定で用いる所定値を100に設定して、フラッシュメモリ22の書き換え回数を126回（ $=2^{(8-1)}-2$ ）以下の100回までしかカウントしていないため、回数情報記憶領域に故意に書き込まれた書き換え回数を表す本来の数値データと、全ビットが「1」であるFFhに1ビットのビット化けが生じたデータとを、確実に区別して、ビット化けが生じた場合の書き換え回数の判定精度をより向上させることができる。

【0087】つまり、データが未書き込みのアドレスのデータであるFFhは、1ビットのビット化けが生じると、FFh以外の8通りの数値データに化けてしまう。そして、極めて希ではあるが、その8通りの数値データの何れかの値よりも1つ少ない書き換え回数の時に、実際の書き換え回数に対応するアドレスの次のアドレスのデータが、FFhからそのアドレス値に対応した数値データに化けてしまうと、書き換え回数を1回多く認識してしまうこととなる。例えば、実際の書き換え回数が126回の時に、回数情報記憶領域の先頭から127番目のアドレスのデータが、ビット化けによってFFhから7Fh（=127）に変化してしまうと、書き換え回数が127回であると1回余分に誤認識してしまう。

【0088】そこで、FFhは、その最上位ビットが「0」にビット化けした場合に最小値の127となるため、フラッシュメモリ22の書き換え回数を126回以下までしかカウントしないのであれば、回数情報記憶領域に故意に書き込まれた本来の数値データと、FFhに1ビットのデータ化けが生じたデータとを確実に区別して、ビット化けに対する書き換え回数の判定精度を向上させることができるのである。但し、このようなカウント数の制限を設けなくても、書き換え回数を1回だけ余分に認識することは安全側の誤認識であるため、極めて大きな問題とはならない面もある。

【0089】一方、上記第1実施形態のECU2では、フラッシュメモリ22において連続する複数のアドレスを、回数情報記憶領域として用いたが、連続していない複数のアドレスを回数情報記憶領域として設定し、図3のS180では、その回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを1つ選択して、その選択したアドレスに、フラッシュメモリ22の書き換え回数を表す数値データを書き込むようにしても良い。

尚、アドレスの選択順序は、アドレス値の小さいもの順が一般的であるが、アドレス値が大きいものから順に選択することもできる。

【0090】そして、このように構成しても、フラッシュメモリ22の回数情報記憶領域に追記していくデータが、書き換え回数を直接表す数値データそのものであるため、メモリダンプを行った場合には、表示装置に表示された各アドレス毎のデータの中から、FFh以外で値が最大のデータを見つけるだけで、フラッシュメモリ22の書き換え回数を容易に知ることができる。また更に、万一、回数情報記憶領域におけるデータにビット化けが生じたとしても、回数情報記憶領域の各アドレスのデータを値が小さいものから順に並べた場合の数値列の連続性により、ビット化けによる異常な数値データを容易に特定して訂正することができる。

【0091】次に、第2実施形態のECUについて説明する。第2実施形態のECUは、第1実施形態のECU2と比較して、図3のS180で、図4の処理に代えて図7に示す書換回数カウント処理が実行される点と、図3のS170で、図5の処理に代えて図8に示す書換回数読み出し処理が実行される点とが異なっている。そして、その他の構成等は、第1実施形態のECU2と同様である。

【0092】そこで以下、本第2実施形態のECUで実行される書換回数カウント処理と書換回数読み出し処理とについて、図7及び図8を用いて説明する。まず、図7に示すように、第2実施形態のECUで実行される書換回数カウント処理では、最初のS410にて、第1レジスタmにフラッシュメモリ22の回数情報記憶領域の先頭アドレスを代入し、続くS420にて、フラッシュメモリ22の回数情報記憶領域から、アドレスm（即ち、第1レジスタmの値と一致するアドレス）のデータをRAM26へ読み出して、そのアドレスmのデータがFFhであるか否かを判定する。

【0093】そして、上記S420にてアドレスmのデータがFFhではないと判定した場合には（S420：NO）、S430に進み、第1レジスタmの値を1インクリメントした後、S420へ戻る。これに対し、上記S420にてアドレスmのデータがFFhであると判定した場合には（S420：YES）、S440に移行して、回数情報記憶領域のアドレスmに、一定値としての0を表す00hを書き込み、その後、当該書換回数カウント処理を終了する。

【0094】つまり、第2実施形態の書換回数カウント処理では、回数情報記憶領域のアドレスのうちで、記憶されているデータがFFhであるデータ未書き込みのアドレスを、先頭のアドレスから順に探索し（S410～S430）、データがFFhであると探索したアドレスへ、0を表す数値データ（00h）を書き込むようにしている（S440）。

【0095】このため、本第2実施形態のECUでは、図3のS190の書換処理が行われる毎に、回数情報記憶領域のアドレスのうちでデータ未書き込みのアドレスが先頭のアドレスから順に1つ選択され、その選択されたアドレスに00hが書き込まれることとなる。よって、例えば、3回目の書換処理が行われた後においては、回数情報記憶領域の各アドレスのデータが、先頭アドレスから順に、00h、00h、00h、FFh、FFh、…といった状態となり、最初のFFhのアドレス値（この例の場合0004h）と先頭アドレスのアドレス値（0001h）との差が、フラッシュメモリ22の現在の書き換え回数を表すこととなる。

【0096】尚、本第2実施形態では、図7の書換回数カウント処理が、請求項3、4に記載の回数記憶手段としての処理に相当している。一方、図8に示すように、本第2実施形態のECUにおいて図3のS170で実行される書換回数読み出し処理では、まずS510にて、第1レジスタmにフラッシュメモリ22の回数情報記憶領域の先頭アドレスを初期値として代入し、続くS520にて、第2レジスタnに0（＝00h）を初期値として代入する。

【0097】そして、続くS530にて、フラッシュメモリ22の回数情報記憶領域から、アドレスm（第1レジスタmの値と一致するアドレス）のデータをRAM26へ読み出し、続くS540にて、上記S530で読み出したアドレスmのデータに対して「データ異常判定及び修復処理」を行う。

【0098】ここで、S540の「データ異常判定及び修復処理」は、アドレスmのデータにビット化けが生じているか否かを判定すると共に、ビット化けが生じている場合には、そのデータを正常なデータに修復するための処理である。そして、このS540の「データ異常判定及び修復処理」は、下記の〔1〕～〔3〕の手順で行われる。

【0099】〔1〕まず、アドレスmのデータが、00hとFFhとの何れかであるか否かを判定し、00hとFFhとの何れかであれば、アドレスmのデータは正常と判断して、そのまま当該「データ異常判定及び修復処理」を終了する。

〔2〕これに対して、アドレスmのデータが00hとFFhとの何れでもない場合には、アドレスmのデータにビット化けが生じていると判断して、アドレスmのデータが有している「1」のビットの数を調査する。

【0100】〔3〕そして、アドレスmのデータ中の「1」のビットの数が所定数（例えば5個）以上であれば、RAM26に読み出したアドレスmのデータをFFhに置き換え、逆に、「1」のビットの数が上記所定数未満であれば、RAM26に読み出したアドレスmのデータを00hに置き換える。そして、その後、当該「データ異常判定及び修復処理」を終了する。

【0101】次に、続くS550にて、上記S540での「データ異常判定及び修復処理」を行った後のアドレスmのデータがFFhであるか否かを判定し、FFhでなければ(S550:NO)、次のS560に進んで、第1レジスタmの値を1インクリメントし、更に続くS570にて、第2レジスタnの値を1インクリメントした後、S530へ戻る。

【0102】また、S550にて、上記S540での「データ異常判定及び修復処理」を行った後のアドレスmのデータがFFhであると判定した場合には(S550:YES)、そのまま当該書換回数読み出し処理を終了する。そして、本第2実施形態のECUにおいても、前述した図3のS175では、図8の書換回数読み出し処理によって第2レジスタnに代入されている値を、フラッシュメモリ22の書き換え回数として用い、その第2レジスタnの値が所定値以下であるか否かを判定する。

【0103】つまり、本第2実施形態の書換回数読み出し処理では、基本的には、回数情報記憶領域のアドレスのうちで、記憶されているデータがFFhでないデータ書き込み済みのアドレスを、先頭のアドレスから順に1アドレスずつ探索すると共に(S510、S530、S550、S560)、その探索したアドレスの個数を第2レジスタnの値としてカウントするようにしている(S520、S570)。そして、その第2レジスタnの値をフラッシュメモリ22の書き換え回数として用いている。また特に、上記の探索中において、回数情報記憶領域から読み出したデータが00hとFFhとの何れでもなければ、そのデータにビット化けが生じていると判断して、その異常なデータ中の「1」のビットの数から、元の正常なデータが00hとFFhとの何れであったかを特定し、その異常なデータを上記特定した正常なデータに修正してS550の判定を行うようにしている(S540)。

【0104】尚、図8の書換回数読み出し処理において、S520とS570の処理を行う代わりに、S550でアドレスmのデータがFFhであると判定した場合には(S550:YES)、第2レジスタnへ、(第1レジスタmの値-回数情報記憶領域の先頭アドレスのアドレス値)を、フラッシュメモリ22の書き換え回数として代入し、その後、当該書換回数読み出し処理を終了するようにしても良い。

【0105】以上詳述したように本第2実施形態のECUでは、回数情報記憶領域が、フラッシュメモリ22において連続した複数のアドレスに亘る記憶領域として設定されており、フラッシュメモリ22に対する書換処理が行われる毎に、回数情報記憶領域のデータを書き換えるのではなく、その回数情報記憶領域のアドレスのうちでデータが未書き込みのアドレスを先頭のアドレスから順に1つ選択して、その選択したアドレスに、0を表す

数値データ(00h)を書き込むようにしている。

【0106】よって、前述した従来の基本的な方法を用いた場合のように、電源供給の遮断によって書き換え回数を失ってしまう虞がない上に、当該ECUが図3のS167の処理によって回数情報記憶領域のアドレス及びデータをメモリ書換装置14へ送信し、メモリ書換装置14が回数情報記憶領域のダンプリストを表示装置に表示させた際において、フラッシュメモリ22の記憶内容を書き換える作業者は、表示された各アドレス毎のデータの中から、全ビットが「1」であるFFhを先頭アドレスから順に探し、最初のFFhのアドレス値から先頭アドレスのアドレス値を引くだけで、フラッシュメモリ22の現在の書き換え回数を容易に知ることができる。

【0107】そして更に、本第2実施形態のECUによれば、正常時には、回数情報記憶領域の各アドレスのデータ値が、00hとFFhとの何れか一方になるため、万一、回数情報記憶領域におけるデータのビットがビット化けしたとしても、そのビット化けが生じているデータが、00hからビット化けしたものか、或いは、FFhからビット化けしたものかを、容易に判別することができる。このため、回数情報記憶領域でビット化けが生じて、フラッシュメモリ22の書き換え回数を誤って判定することを防止することができる。

【0108】特に、本第2実施形態では、FFhに対して各ビットの「1」と「0」とが全く反対になる00hを書き込むようにしているため、回数情報記憶領域でビット化けが生じた場合に、元のデータが00hとFFhとの何れであるかをより確実に判別することができ、非常に効果的である。例えば、「1」のビットの数が所定数以上であれば、元のデータがFFhであると判断することができ、そうでなければ、元のデータが00hであると判断することができる。そして、前述した図8のS540で実行される「データ異常判定及び修復処理」は、まさにこの考えに基づいて行われている。

【0109】以上、本発明の一実施形態について説明したが、本発明は、前述した第1及び第2実施形態に限定されるものではなく、種々の形態を採り得ることは言うまでもない。例えば、上記各実施形態のECUでは、図3のS165～S190の処理を実行するための書換プログラムを、メモリ書換装置14側からRAM26へロードするようにしたが、上記書換プログラムをマスクROM24に予め格納しておき、そのマスクROM24上で実行するようにしても良い。そして、この場合には、図3のS150及びS160の処理を省略することができる。

【0110】また、上記各実施形態のECUは、車両のエンジンを制御するものであったが、本発明は、例えばブレーキ、トランスミッション、サスペンション等の他の制御対象を制御する電子制御装置に対しても、全く同様に適用することができる。

【図面の簡単な説明】

【図1】 第1実施形態の電子制御装置（ECU）の構成を表すブロック図である。

【図2】 フラッシュメモリに設定された回数情報記憶領域を説明する説明図である。

【図3】 第1実施形態のECUで実行される処理の全体を表すフローチャートである。

【図4】 第1実施形態のECUで実行される書換回数カウント処理を表すフローチャートである。

【図5】 第1実施形態のECUで実行される書換回数読み出し処理を表すフローチャートである。

【図6】 メモリダンプを行った場合のダンプリストの一例を示す図である。

【図7】 第2実施形態のECUで実行される書換回数カウント処理を表すフローチャートである。

【図8】 第2実施形態のECUで実行される書換回数

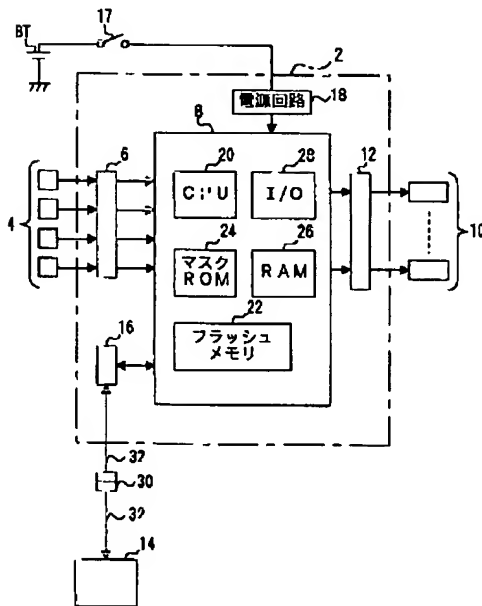
読み出し処理を表すフローチャートである。

【図9】 従来技術の問題を説明する説明図である。

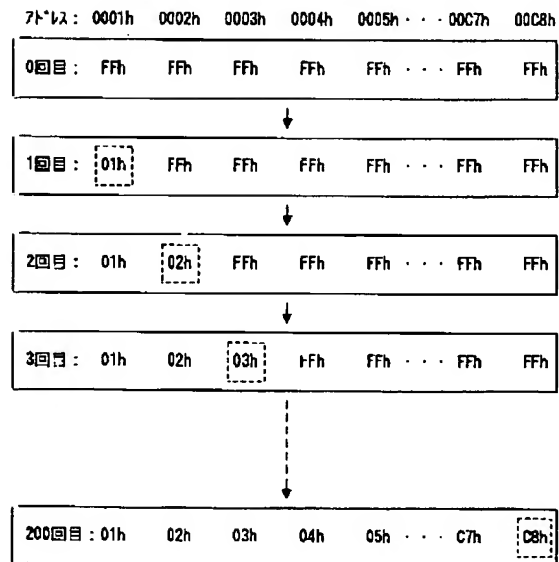
【符号の説明】

2…電子制御装置（ECU） 4…センサ 6…入力処理回路
8…マイクロコンピュータ（マイコン） 10…アクチュエータ
12…出力回路 14…メモリ書換装置 16…通信回路
BT…バッテリー 17…イグニッションスイッチ
18…電源回路
20…CPU 22…フラッシュメモリ 24…マスクROM
26…RAM 28…I/O 30…接続用コネクタ
32…通信ライン

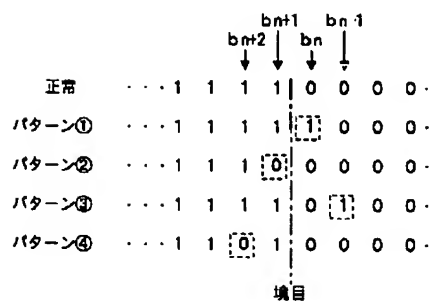
【図1】



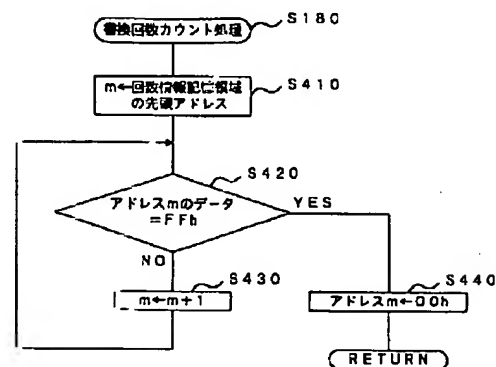
【図2】



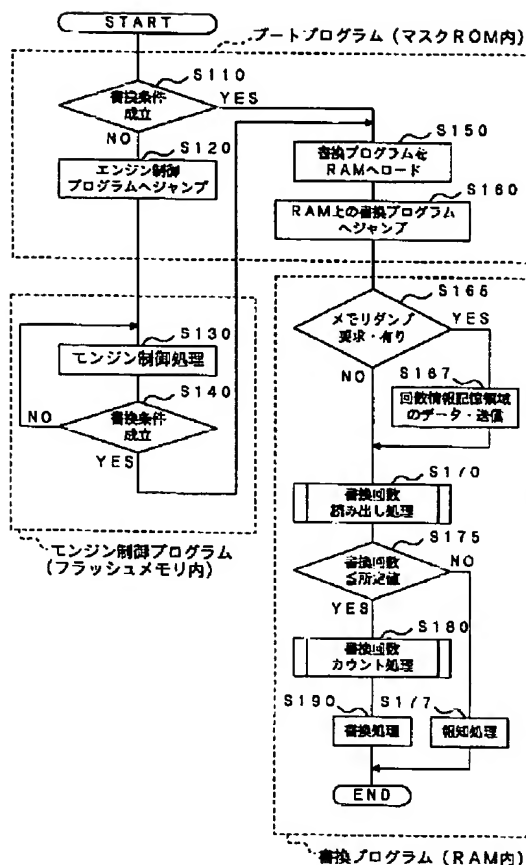
【図9】



【図7】



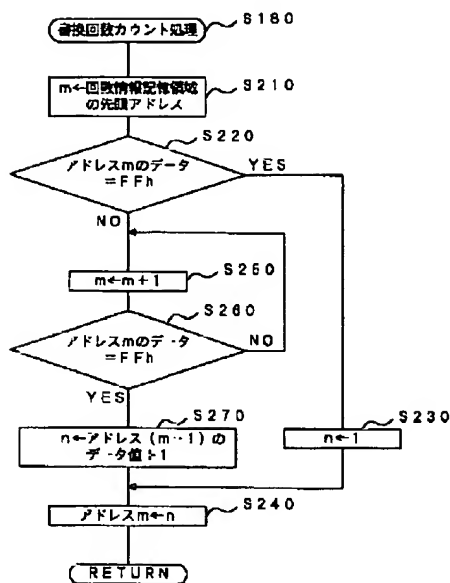
【図3】



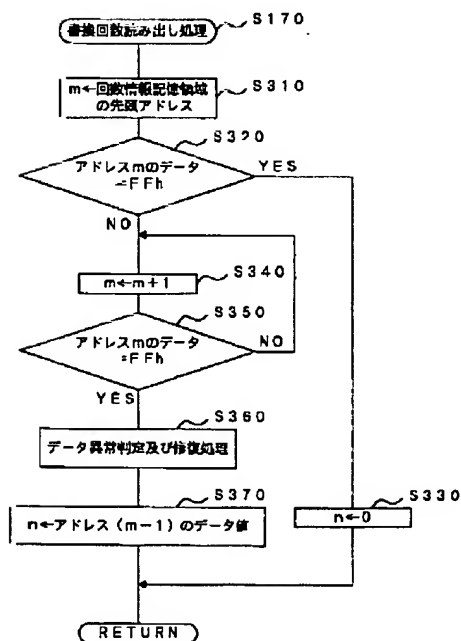
【圖6】

| | 00 | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 0A | 0B | 0C | 0D | 0E | 0F |
|-------|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| ↑F30: | | | | | | | | | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 |
| ↑F40: | 09 | 0A | 0B | 0C | 0D | 0E | 0F | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 |
| ↑F50: | 19 | 1A | 1B | 1C | 1D | 1E | 1F | 20 | 21 | 22 | 23 | 24 | 25 | 26 | 27 | 28 |
| ↑F60: | 29 | 2A | 2B | 2C | 2D | 2E | 2F | 30 | 31 | 32 | FF | FF | FF | FF | FF | FF |
| ↑F70: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑F80: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑F90: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑FA0: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑FB0: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑FC0: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑FD0: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑FE0: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |
| ↑FF0: | FF | FF | FF | FF | FF | Ff | FF | FF | FF | FF | FF | FF | Ff | FF | Ff | FF |

【図4】



【図5】



【図8】

